

DIALOG(R)File 352:Derwent WPI

(c) 2004 Thomson Derwent. All rts. reserv.

012040465 **Image available**

WPI Acc No: 1998-457375/199839

Related WPI Acc No: 1998-457376

XRPX Acc No: N98-356946

Thin film transistor-driven organic electroluminescent display element -
with p-channel thin film transistor to suppress transistor deterioration
with time and p-channel thin film transistor and thin film transistor in
built-in driving circuit formed in same processor NoAbstract

Patent Assignee: SEIKO EPSON CORP (SHIH)

Inventor: ITOH T; KIMURA M

Number of Countries: 022 Number of Patents: 017

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week	
WO 9836406	A1	19980820	WO 98JP655	A	19980217	199839	B
EP 917127	A1	19990519	EP 98902262	A	19980217	199924	
			WO 98JP655	A	19980217		
JP 10531359	X	19990622	JP 98531359	A	19980217	199935	
			WO 98JP655	A	19980217		
CN 1217806	A	19990526	CN 98800146	A	19980217	199939	
KR 2000064937	A	20001106	WO 98JP655	A	19980217	200128	
			KR 98708282	A	19981016		
US 6462722	B1	20021008	WO 98JP655	A	19980217	200269	
			US 98155644	A	19981002		
US 20020196206	A1	20021226	WO 98JP655	A	19980217	200304	
			US 98155644	A	19981002		
			US 2002224412	A	20020821		
TW 491985	A	20020621	TW 98102170	A	19980217	200323	
EP 1337131	A2	20030820	EP 98902262	A	19980217	200362	
			EP 200375377	A	19980217		
EP 1363265	A2	20031119	EP 98902262	A	19980217	200377	
			EP 200377303	A	19980217		
EP 917127	B1	20031112	EP 98902262	A	19980217	200380	
			WO 98JP655	A	19980217		
			EP 200375377	A	19980217		
US 20030231273	A1	20031218	WO 98JP655	A	19980217	200401	
			US 98155644	A	19981002		
			US 2002224412	A	20020821		
			US 2003465878	A	20030620		
DE 69819662	E	20031218	DE 619662	A	19980217	200407	
			EP 98902262	A	19980217		
			WO 98JP655	A	19980217		
JP 2004047494	A	20040212	JP 98531359	A	19980217	200413	
			JP 2003374390	A	20031104		
JP 2004054260	A	20040219	JP 98531359	A	19980217	200414	
			JP 2003167947	A	20030612		
JP 2004054261	A	20040219	JP 98531359	A	19980217	200414	
			JP 2003167948	A	20030612		
JP 2004111356	A	20040408	JP 98531359	A	19980217	200425	

JP 2003167946 A 20030612

Priority Applications (No Type Date): JP 9766046 A 19970319; JP 9732474 A 19970217; JP 97236351 A 19970901; JP 97236353 A 19970901

Patent Details:

Patent No Kind Lan Pg Main IPC Filing Notes
WO 9836406 A1 J 32 G09G-003/30

Designated States (National): CN JP KR US

Designated States (Regional): AT BE CH DE DK ES FI FR GB GR IE IT LU MC NL PT SE

EP 917127 A1 E G09G-003/30 Based on patent WO 9836406

Designated States (Regional): DE FR GB NL

JP 10531359 X G09G-003/30 Based on patent WO 9836406

CN 1217806 A G09G-003/30

KR 2000064937 A G09G-003/30 Based on patent WO 9836406

US 6462722 B1 G09G-003/30 Based on patent WO 9836406

US 20020196206 A1 G09G-003/06 Div ex application WO 98JP655

Div ex application US 98155644

Div ex patent US 6462722

TW 491985 A G09G-003/30

EP 1337131 A2 E H05B-033/08 Div ex application EP 98902262

Div ex patent EP 917127

Designated States (Regional): DE FR GB NL

EP 1363265 A2 E G09G-003/32 Div ex application EP 98902262

Div ex patent EP 917127

Designated States (Regional): DE FR GB NL

EP 917127 B1 E G09G-003/30 Related to application EP 200375377

Related to patent EP 1337131

Based on patent WO 9836406

Designated States (Regional): DE FR GB NL

US 20030231273 A1 H01L-021/00 Div ex application WO 98JP655

Div ex application US 98155644

Div ex application US 2002224412

Div ex patent US 6462722

DE 69819662 E G09G-003/30 Based on patent EP 917127

Based on patent WO 9836406

JP 2004047494 A 14 H05B-033/14 Div ex application JP 98531359

JP 2004054260 A 17 G09F-009/30 Div ex application JP 98531359

JP 2004054261 A 17 G09F-009/30 Div ex application JP 98531359

JP 2004111356 A 16 H05B-033/10 Div ex application JP 98531359

Title Terms: THIN; FILM; TRANSISTOR; DRIVE; ORGANIC; ELECTROLUMINESCENT; DISPLAY; ELEMENT; P; CHANNEL; THIN; FILM; TRANSISTOR; SUPPRESS; TRANSISTOR; DETERIORATE; TIME; P; CHANNEL; THIN; FILM; TRANSISTOR; THIN; FILM; TRANSISTOR; BUILD; DRIVE; CIRCUIT; FORMING; PROCESSOR; NOABSTRACT

Derwent Class: P81; P85; T04; U12; U14; X26

International Patent Class (Main): G09F-009/30; G09G-003/06; G09G-003/30; G09G-003/32; H01L-021/00; H05B-033/08; H05B-033/10; H05B-033/14

International Patent Class (Additional): G02F-001/1343; G09G-003/20; H01L-029/786; H01L-033/00; H05B-033/12; H05B-033/22; H05B-033/26

File Segment: EPI; EngPI

[19]中华人民共和国国家知识产权局

[51]Int. Cl⁶

G09G 3/30

H05B 33/08 H05B 33/26

H01L 33/00

[12]发明专利申请公开说明书

[21]申请号 98800146.2

[43]公开日 1999年5月26日

[11]公开号 CN 1217806A

[22]申请日 98.2.17 [21]申请号 98800146.2

[74]专利代理机构 中国专利代理(香港)有限公司

代理人 姜郭厚 叶恺东

[30]优先权

[32]97.2.17 [33]JP [31]32474/97

[32]97.3.19 [33]JP [31]66046/97

[86]国际申请 PCT/JP98/00655 98.2.17

[87]国际公布 WO98/36406 日 98.8.20

[85]进入国家阶段日期 98.10.16

[71]申请人 精工爱普生株式会社

地址 日本东京都

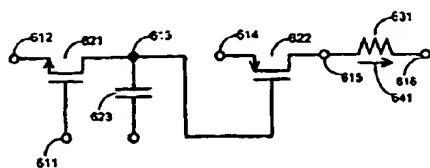
[72]发明人 木村睦 伊藤友幸

权利要求书1页 说明书13页 附图页数10页

[54]发明名称 电流驱动型发光显示装置及其制造方法

[57]摘要

在由薄膜晶体管驱动的有机EL显示元件中,为了抑制薄膜晶体管的随时间劣化,由p沟道型薄膜晶体管形成薄膜晶体管中的至少一个或第二薄膜晶体管。按与内装于驱动电路中的薄膜晶体管相同的工艺形成p沟道型薄膜晶体管。



ISSN 1008-4274

权 利 要 求 书

1. 一种电流驱动型发光显示装置，该装置有多条扫描线、多条数据线、与所述各扫描线和所述各数据线连接的薄膜晶体管和电流发光元件，

5 其特征在于，所述薄膜晶体管中的至少一个是 p 沟道型薄膜晶体管。

2. 一种电流驱动型发光显示装置，形成有多条扫描线、多条数据线、公共电极和反向电极，

10 带有与所述扫描线和所述数据线连接的第一薄膜晶体管、第二薄膜晶体管、保持电容、像素电极和电流发光元件，

所述第一薄膜晶体管通过由所述扫描线的电位控制所述数据线与所述保持电容的导通，所述第二薄膜晶体管通过所述保持电容的电位控制所述公共电极与所述像素电极的导通，藉此来控制流过所述像素电极和所述反向电极之间的所述电流发光元件的电流，

15 其特征在于，所述第二薄膜晶体管为 p 沟道型薄膜晶体管。

3. 如权利要求 1 或 2 所述的电流驱动型发光显示装置，其特征在于，在基板上形成所述多条扫描线、所述多条数据线、所述薄膜晶体管和所述电流发光元件，同时还形成用于驱动所述电流发光元件的驱动电路，

20 用与形成所述驱动电路内的薄膜晶体管相同的工艺形成所述 p 沟道型薄膜晶体管。

4. 如权利要求 1 至 3 中任何一项所述的电流驱动型发光显示装置，其特征在于，所述薄膜晶体管由多晶硅薄膜晶体管构成。

25 5. 一种如权利要求 3 所述的电流驱动型发光显示装置的制造方法，其特征在于，所述驱动电路由互补型薄膜晶体管构成，用相同的工艺形成所述第一薄膜晶体管和所述驱动电路内的 n 沟道型薄膜晶体管，用相同的工艺形成所述第二薄膜晶体管和所述驱动电路内的 p 沟道型薄膜晶体管。

说 明 书

电流驱动型发光显示装置及其制造方法

技术领域

5 本发明涉及使用薄膜晶体管驱动有机发光（以下称为 EL）显示元件等的电流发光元件的显示装置。特别涉及可抑制随时间劣化的薄膜晶体管驱动的电流驱动型发光显示装置及其制造方法。

（背景技术）

10 本发明的发明者详细调查了薄膜晶体管驱动有机 EL 显示元件。其结果如下。

（1）在薄膜晶体管驱动有机 EL 显示元件中，由于有机 EL 显示元件为直流电流元件，所以在为了控制它而串联接入的薄膜晶体管中也有直流电流流过。

15 （2）薄膜晶体管分类成 n 沟道型和 p 沟道型。所谓 n 沟道型和 p 沟道型，其随时间劣化的情况很不相同。

因此，本发明的目的在于，在由薄膜晶体管驱动的电流发光元件中，抑制薄膜晶体管随时间劣化。

（发明的公开）

20 （1）根据本发明第一方案的电流驱动型发光显示装置，该装置形成多根扫描线和多根数据线，与扫描线和数据线的各交点对应地形成薄膜晶体管和电流发光元件，其特征在于，薄膜晶体管中的至少一个是 p 沟道型薄膜晶体管。

按照第一方案，能够抑制薄膜晶体管的随时间劣化。

25 （2）根据本发明的第二方案的电流驱动型发光显示装置，该装置形成多根扫描线、多根数据线、公共电极和反向电极，对于扫描线和数据线的各交点，形成第一薄膜晶体管、第二薄膜晶体管、保持电容、像素电极和电流发光元件，所述第一薄膜晶体管通过扫描线的电位控制扫描线与保持电容的导通，所述第二薄膜晶体管通过保持电容的电位控制公共电极与像素电极的导通，控制流过位于像素电极和反向电极之间的所述电流发光元件的电流，此电流驱动型发光显示装置的特征在于，第二薄膜晶体管为 p 沟道型薄膜晶体管。

30 （3）根据本发明第三方案的电流驱动型发光显示装置，如第一方

案或第二方案所述，在基板上形成所述多根扫描线、所述多根数据线、所述薄膜晶体管和所述电流发光元件，同时还形成用于驱动所述发光元件的驱动电路，其特征在于，用与形成所述驱动电路内的薄膜晶体管相同的工艺形成所述 p 沟道型薄膜晶体管。

5 (4) 在方案 1 至方案 3 的任何一项方案所述的电流驱动型发光显示装置中，所述薄膜晶体管由多晶硅薄膜晶体管构成。

10 (5) 根据本发明第五方案，构成第三方案所述的电流驱动型发光显示装置，其特征在于，所述驱动电路由互补型薄膜晶体管构成，用相同的工艺形成所述第一薄膜晶体管和所述驱动电路内的 n 沟道型薄膜晶体管，用相同的工艺形成所述第二薄膜晶体管和所述驱动电路内的 p 沟道型薄膜晶体管。

15 按照第五方案，能够不增加制造工艺，提供没有随时间劣化的高性能的电流驱动型发光显示装置。

(附图的简单说明)

15 图 1 是表示采用本发明的显示装置的基本结构的方框图。

20 图 2 是表示配有本发明实施例 1 的薄膜晶体管的显示元件的等效电路图。

图 3 是表示配有本发明实施例 1 的薄膜晶体管的显示元件的驱动电压图。

25 图 4 是表示本发明实施例 1 的电流薄膜晶体管的电流电压特性图。

图 5 是表示本发明实施例 1 的有机 EL 显示元件的电流电压特性图。

30 图 6 (a) 表示配有本发明实施例 1 的薄膜晶体管的有机 EL 显示元件的剖面图，图 6 (b) 表示配有本发明实施例 1 的薄膜晶体管的有机 EL 显示元件的平面图。

图 7 是表示配有本发明实施例 2 的薄膜晶体管的有机 EL 显示元件的等效电路图。

图 8 是表示配有本发明实施例 2 的薄膜晶体管的有机 EL 显示元件的驱动电压图。

图 9 是表示本发明实施例 2 的电流薄膜晶体管的电流电压特性图。

35 图 10 是表示本发明实施例 2 的有机 EL 显示元件的电流电压特性图。

图 11 (a) 表示配有本发明实施例 2 的薄膜晶体管的有机 EL 显示

元件的剖面图, 图 11 (b) 表示配有本发明实施例 2 的薄膜晶体管的有机 EL 显示元件的平面图。

图 12 是表示 n 沟道型薄膜晶体管的随时间劣化图。

图 13 是表示 p 沟道型薄膜晶体管的随时间劣化图。

图 14 是表示本发明薄膜晶体管驱动的有机 EL 显示元件的制造工艺的图。

(符号的说明)

111 扫描线

112 数据线

113 公共线

114 保持电极

115 用 Al 形成的像素电极

116 用 ITO 形成的反向电极

121 开关薄膜晶体管

122 n 沟道型电流薄膜晶体管

123 保持电容

131 正向偏置有机 EL 显示元件

132 孔穴注入层

133 有机 EL 层

141 电流发光元件的电流方向

151 抗蚀剂

211 扫描电位

212 信号电位

213 保持电位

214 公共电位

215 像素电极

216 反向电位

221 像素变为显示状态的期间

222 像素变为非显示状态的期间

31 漏极电压 4V 时的 n 沟道型电流薄膜晶体管的电流电压特性

32 漏极电压 8V 时的 n 沟道型电流薄膜晶体管的电流电压特性

4 正向偏置有机 EL 显示元件的电流电压特性

611 扫描线
 612 数据线
 613 公共线
 614 保持电极
 5 615 用 ITO 形成的像素电极
 616 用 Al 形成的反向电极
 621 开关薄膜晶体管
 622 p 沟道型电流薄膜晶体管
 623 保持电容
 10 631 反向偏置有机 EL 显示元件
 632 孔穴注入层
 633 有机 EL 层
 641 电流发光元件的电流方向
 651 抗蚀剂
 15 711 扫描电位
 712 信号电位
 713 保持电位
 714 公共电位
 715 像素电位
 716 反向电位
 20 721 像素变为显示状态的期间
 722 像素变为非显示状态的期间
 81 漏极电压 4V 时的 p 沟道型电流薄膜晶体管的电流电压特性
 82 漏极电压 8V 时的 p 沟道型电流薄膜晶体管的电流电压特性
 25 9 反向偏置有机 EL 显示元件的电流电压特性
 511 施加电压前的 $V_d=4V$ 时 n 沟道型薄膜晶体管的传输特性
 512 施加电压前的 $V_d=8V$ 时 n 沟道型薄膜晶体管的传输特性
 521 施加电压后的 $V_d=4V$ 时 n 沟道型薄膜晶体管的传输特性
 522 施加电压后的 $V_d=8V$ 时 n 沟道型薄膜晶体管的传输特性
 30 811 施加电压前的 $V_d=4V$ 时 p 沟道型薄膜晶体管的传输特性
 812 施加电压前的 $V_d=8V$ 时 p 沟道型薄膜晶体管的传输特性
 821 施加电压后的 $V_d=4V$ 时 p 沟道型薄膜晶体管的传输特性

822 施加电压后的 $V_d=8V$ 时 p 沟道型薄膜晶体管的传输特性

(实施发明的优选实施例)

(有机 EL 显示元件的整体结构)

下面，参照附图说明本发明的优选实施例。

如图 1 所示，基板 1 上的中央部分为显示部分。在透明基板 1 的外周部分内，在对着图面的上侧构成相对于数据线 112 的输出图象信号的数据侧驱动电路 3，在对着图面的左侧构成相对于扫描线 111 的输出扫描信号的扫描侧驱动电路 4。在这些驱动电路 3、4 中，由 N 型薄膜晶体管和 P 型薄膜晶体管构成互补型 TFT，该互补型薄膜晶体管构成移位寄存器电路、电平移动电路、模拟开关电路等。

在透明基板 1 上，构成多根扫描线 111 和在相对于该扫描线 111 的延伸方向的垂直方向上延伸的多根数据线 112，通过这些数据线 112 和扫描线 111 的交叉构成矩阵形式的像素 7。

通过扫描线 111 把扫描信号供给栅极 21（第一栅极）的第一薄膜晶体管 121（以下称为开关薄膜晶体管），构成那些像素 7。该开关薄膜晶体管 121 的源/漏区的一方与数据线 112 电连接，源/漏区的另一方与电位保持电极 113 电连接。此外，相对于扫描线 111，并联配置公共线 114，在该公共线 114 和电位保持电极 113 之间形成保持电容 123。公共线保持固定电位。因此，如果通过扫描信号进行选择，使开关薄膜晶体管 121 变为导通状态，那么来自扫描线 112 的图象信号通过开关薄膜晶体管写入保持电容 123。

在电位保持电极 113 上电连接第二薄膜晶体管 122（以下称为电流薄膜晶体管）的栅极，该电流薄膜晶体管 122 的源/漏区的一方与公共线 114 电连接，源/漏区的另一方与发光元件 131 一方的电极 115 电连接。在电流薄膜晶体管 122 变为导通状态时，通过电流薄膜晶体管 122，公共线 114 的电流流入有机 EL 显示元件等发光元件 131，使该发光元件 131 发光。而且，在本结构中，保持电容的一个电极与公共线 114 连接，但也可以不与公共线 114 连接，另外设置电容线，使其与电容线连接。再有，也可以构成把保持电容的一个电极与邻接的栅极线连接的结构。

(实施例 1)

图 1 是表示配有本发明实施例 1 的薄膜晶体管的有机 EL 显示元件

的等效电路图, 图 2 是表示配有本发明实施例 1 的薄膜晶体管的有机 EL 显示元件的驱动电压图, 图 3 是表示本发明实施例 1 的电流薄膜晶体管的电流电压特性图, 图 4 是表示本发明实施例 1 的有机 EL 显示元件的电流电压特性图。

5 图 1 中, 111 是扫描线, 112 是数据线, 113 是保持电极, 114 是公共线, 115 是用 Al 形成的像素电极, 116 是用 ITO 形成的反向电极, 121 是开关薄膜晶体管, 122 是 n 沟道型电流薄膜晶体管, 123 是保持电容, 131 是利用从供电线 116 向像素电极 115 流动的电流发光的有机 EL 显示元件 13 (以下称为正向偏置有机 EL 显示元件), 141 是有机 10 EL 显示元件的电流方向。

15 图 2 中, 211 是扫描电位, 212 是信号电位, 213 是保持电位, 214 是公共电位, 215 是像素电位, 216 是反向电位。而且, 为了说明图 2 中各电位关系, 仅记述各电位的一部分。扫描线 111 的电位对应于扫描电位 211, 数据线 112 的电位对应于信号电位 212, 保持电极 113 的电位对应于保持电位 213, 公共线 114 的电位对应于公共电位 214, 用 Al 形成的像素电极 115 的电位对应于像素电位 215, 用 ITO (铟锡氧化物) 形成的反向电极 116 的电位对应于反向电位 216。而且, 图 2 是按模式部分记述各信号电位的图。

20 221 表示在像素变为显示状态的期间在正向偏置有机 EL 显示元件 131 中流过电流发光, 222 表示在像素变为非显示状态的期间在正向偏置有机 EL 显示元件 131 中没有电流流过不发光。

25 图 4 中, 31 是漏极电压 4V 时的 n 沟道型电流薄膜晶体管 122 的电流电压特性, 32 是漏极电压 8V 时的 n 沟道型电流薄膜晶体管 122 的电流电压特性。显然, 无论在哪个漏极电压中, 当栅极为低电压时, n 沟道型电流薄膜晶体管 122 都变为关闭状态, 流过小的漏极电流, 源/漏间的电阻变为高电阻, 而当栅极电压为高电压时, n 沟道型电流薄膜晶体管 122 变为导通状态, 流过大的漏极电流, 源/漏间的电阻变为低电阻。

30 图 5 中, 4 是正向偏置有机 EL 显示元件 131 的电流电压特性。其中, 电压是表示相对于像素电位 215 的反向电位 216, 电流是表示从反向电极 116 向像素电极 115 流动的电流。正向偏置有机 EL 显示元件 131 在某个阈值电压以下时变为关闭状态, 呈现高电阻, 没有电流流过,

不发光。在阈值电压以上时，则变为导通状态，呈现低电阻，有电流流过，并发光。其中，阈值电压大约为 2V。

下面，用图 2、图 3、图 4 和图 5 说明配有本实施例的薄膜晶体管的有机 EL 显示元件的工作。

开关薄膜晶体管 121 利用扫描线 111 的电位控制数据线 112 与保持电极 113 的导通。也就是说，利用扫描电位 211，控制信号电位 212 与保持电位 213 的导通。再有，其中开关薄膜晶体管 121 是 n 沟道薄膜晶体管，但 p 沟道薄膜晶体管也可以。

相对于像素变为显示状态的期间 221，信号电位 212 变成高电位，在保持电位 213 上保持其高电位。相对于像素变为非显示状态的期间 222，信号电位 212 变成低电位，在保持电位 213 上保持其低电位。

n 沟道型电流薄膜晶体管 122 有图 3 所示的特性，由保持电极 113 的电位控制公共线 114 与像素电极 115 的导通。也就是说，由保持电位 213 控制公共电位 214 与像素电位 222 的导通。相对于像素变为显示状态的期间 221，由于保持电位 213 为高电位，所以公共线 114 与像素电极 115 导通，相对于像素变为非显示状态的期间 222，由于保持电位 213 为低电位，所以公共线 114 与像素电极 115 之间被断开。

有机 EL 显示元件 131 有图 5 所示的特性，相对于像素变为显示状态的期间 221，在像素电极 115 与反向电极 116 间流过电流，有机 EL 显示元件 131 发光。相对于像素变为非显示状态的期间 222，没有电流流过，不发光。

图 6(a) 表示配有本发明实施例的薄膜晶体管有机 EL 显示元件(一像素)的剖面图，图 6(b) 表示本发明实施例的薄膜晶体管有机 EL 显示元件(一像素)的平面图。图 6(a) 的剖面 A-A' 与图 6(b) 的剖面 A-A' 对应。

图 5 中，132 是孔穴注入层，133 是有机 EL 层，151 是抗蚀剂。

再有，其中有关的开关薄膜晶体管 121 和 n 沟道型电流薄膜晶体管 122 被用作薄膜晶体管液晶显示元件。采用低温多晶硅薄膜晶体管的结构和工艺处理，即采用顶部栅极结构和最高温度 600 度以下的工艺处理，但采用其它结构和工艺处理也可以。

通过用 Al 形成的像素电极 115、用 ITO 形成的反向电极 116、孔穴注入层 132 和有机 EL 层 133，形成正向偏置有机 EL 显示元件 131。

在该正向偏置有机 EL 显示元件 131 中，能够使有机 EL 显示元件的电流方向 141 从用 ITO 形成的反向电极 116 流向用 Al 形成的像素电极 115。再有，有关有机 EL 显示元件，即使不用这里使用的结构，只要使有机 EL 显示元件的电流方向 141 能够从反向电极向像素电极方向流动，采用其它结构也可以。
5

再有，其中采用抗蚀剂 151 作为各像素间的分离结构，按喷墨印刷法形成孔穴注入层 132 和有机 EL 层 133，用溅射法形成由 ITO 构成的反向电极 116，当然采用其他方法也可以。

在本实施例中，与反向电位 216 相比，公共电位 214 为低电位。
10 并且，电流薄膜晶体管为 n 沟道型电流薄膜晶体管 122。

在像素变为显示状态的期间 221 中，n 沟道型电流薄膜晶体管 122 变为导通状态。如图 3 所示，流过正向偏置有机 EL 显示元件 131 的电流，即 n 沟道型电流薄膜晶体管 122 的导通电流依赖于栅极电压。其中，所谓栅极电压是保持电位 213 与公共电位 214 和像素电位 215 中的低电位一方的电位差。按照本实施例，由于公共电位 214 变为比像素电位 215 低的电位，所以栅极电压变为保持电位 213 与公共电位 214 的电位差。由于该电位差达到充分大，所以可获得充分大的导通电流。再有，n 沟道型电流薄膜晶体管 122 的导通电流也依赖于漏极电压，但上述结论不变。
15

此外，相反地，为了获得必要的导通电流，应能够使保持电位 213 达到更低的电位，能够降低信号电位 212 的振幅，从而可降低扫描电位 211 的振幅。也就是说，在开关薄膜晶体管 121 和 n 沟道型电流薄膜晶体管 122 中，可不导致画质的劣化、工作异常和工作频率下降，而实现驱动电压的下降。
20

还有，在本实施例中，相对于处于显示状态的像素的信号电位 212 是比反向电位 216 低的电位。
25

如上所述，在像素变为显示状态的期间 221 中，n 沟道型电流薄膜晶体管 122 的导通电流依赖于保持电位 213 与公共电位 214 的电位差，而不直接依赖于保持电位 213 与反向电位 216 的电位差。因此，在 n 沟道型电流薄膜晶体管 122 中，确保了充分大的导通电流，同时能够使保持电位 213，也就是使相对于处于显示状态的像素的信号电位 212 能够变成比反向电位 216 低的低电位，从而能够降低信号电位 212 的
30

振幅和扫描电位 211 的振幅。也就是说，在开关薄膜晶体管 121 和 n 沟道型电流薄膜晶体管 122 中，可不导致画质的劣化、工作异常和工作频率下降，而实现驱动电压的下降。

并且，在本实施例中，相对于处于非显示状态的像素的信号电位 212 是比公共电位 214 高的电位。

在像素处于非显示状态的期间 222 中，与公共电位 214 相比，在信号电位 212 稍微变为高电位的情况下，n 沟道型电流薄膜晶体管 122 就不能达到完全关闭状态。但是，如图 3 所示，n 沟道型电流薄膜晶体管 122 的源/漏间电阻变成相当大的高电阻。因此，通过按 n 沟道型电流薄膜晶体管 122 的电阻值和正向偏置有机 EL 显示元件 131 的电阻值来分开公共电位 214 和反向电位 216 而决定的像素电位 215 就变为反向电位 216 附近的电位。

施加在正向偏置有机 EL 显示元件 131 上的电压是像素电位 215 与反向电位 216 的电位差，如图 5 所示，在某个阈值电压以下时，变为关闭状态，没有电流流过，不发光。也就是说，通过利用正向偏置有机 EL 显示元件 131 的阈值电压，与公共电位 214 相比，信号电位 212 为稍微高些的高电位，n 沟道型电流薄膜晶体管 122 也未达到完全关闭状态，不可能使正值有机 EL 显示元件 131 发光。

其中，与公共电位 214 相比，通过使相对于处于非显示状态的像素的信号电位 212 为高电位，就能够降低信号电位 212 的振幅，从而降低扫描电位 211 的振幅。也就是说，在开关薄膜晶体管 121 和 n 沟道型电流薄膜晶体管 122 中，可不导致画质的劣化、工作异常和工作频率下降，而实现驱动电压的下降。

再有，配有本实施例的薄膜晶体管的有机 EL 显示元件的动作不象上述那样简单，而是以更复杂的电压和电流之间的关系进行动作，但就近似和定性而言，上述说明成立。

(实施例 2)

图 7 是表示配有本发明实施例 2 的薄膜晶体管的有机 EL 显示元件的等效电路图，图 8 是表示配有本发明实施例 2 的薄膜晶体管的有机 EL 显示元件的驱动电压图，图 9 是表示本发明实施例 2 的电流薄膜晶体管的电流电压特性图，图 10 是表示本发明实施例 2 的有机 EL 显示元件的电流电压特性图。

图 7 中, 615 是用 ITO 形成的像素电极, 616 是用 Al 形成的反向电极, 622 是 p 沟道型电流薄膜晶体管, 631 是利用从像素电极 615 流入供电线 616 的电流发光的有机 EL 显示元件 (以下称为反向偏置有机 EL 显示元件). 641 是有机 EL 显示元件的电流方向, 但与图 1 的方向相反. 除此之外, 与上述实施例 1 和图 1 相同.

图 8 中, 各电位的电平与图 2 不同. 除此之外, 与图 2 相同.

图 9 中, 81 是漏极电压为 4V 时的 p 沟道型电流薄膜晶体管 622 的电流电压特性, 82 是漏极电压为 8V 时的 p 沟道型电流薄膜晶体管 622 的电流电压特性.

图 10 中, 9 是反向偏置有机 EL 显示元件 631 的电流电压特性.

配有本实施例薄膜晶体管的有机 EL 显示元件的动作, 除利用电流薄膜晶体管为 p 沟道型薄膜晶体管 622, 使有关的电流薄膜晶体管的电位关系反相外, 与实施例 1 相同.

图 11 (a) 表示配有本发明实施例的薄膜晶体管的有机 EL 显示元件 (一像素) 的剖面图, 图 11 (b) 表示配有本发明实施例 2 的薄膜晶体管的有机 EL 显示元件 (一像素) 的平面图. 图 11 (a) 的剖面 A-A' 与图 11 (b) 的剖面 A-A' 对应.

图 10 中, 632 是孔穴注入层, 633 是有机 EL 层. 除此之外, 与图 5 相同.

通过用 ITO 形成的像素电极 615、用 Al 形成的反向电极 616、孔穴注入层 632 和有机 EL 层 633, 形成反向偏置 EL 显示元件 631. 在该反向偏置 EL 显示元件 631 中, 能够使有机 EL 显示元件的电流方向 641 成为从用 ITO 形成的像素电极 615 向用 Al 形成的反向电极 616 的方向.

在本实施例中, 与反向电位 716 相比, 公共电位 714 为高电位. 并且, 电流薄膜晶体管为 p 沟道型电流薄膜晶体管 622.

再有, 在本实施例中, 与反向电位 716 相比, 相对于处于显示状态的像素的信号电位 712 为高电位.

再有, 在本实施例中, 与公共电位 714 相比, 相对于处于非显示状态的像素的信号电位 712 为低电位.

除电流薄膜晶体管为 p 沟道型薄膜晶体管 622, 与电流薄膜晶体管有关的电位关系被反相外, 本实施例的薄膜晶体管有机 EL 显示元件的全部效果与实施例 1 相同.

在本实施例中，电流薄膜晶体管 122 是 p 沟道型薄膜晶体管。利用该结构，可以使电流薄膜晶体管 122 的随时间劣化显著地降低。此外，利用 p 沟道型的多晶硅薄膜晶体管的结构，还能够降低电流薄膜晶体管 122 的随时间劣化。

5 图 14 是表示配有上述本发明实施例的薄膜晶体管的电流驱动型发光显示装置的制造工艺图。

首先，如图 14 (a) 所示，在基板 1 上把 200~600 埃的非晶硅层形成在整个基板上，通过实施激光等退火使非晶硅多结晶化，形成多晶硅层。然后，把多晶硅层做成图案，形成作为开关薄膜晶体管 121 的源/漏及沟道区的硅薄膜 421，存储电容 123 的第一电极 423，和作为电流薄膜晶体管 122 的源/漏及沟道区的硅薄膜 422。接着，在硅薄膜 421、422 和第一电极 423 上形成作为栅极绝缘膜的绝缘膜 424。随后，在第一电极 423 上有选择地注入磷 (P) 离子，进行低电阻化。之后，如图 14 (b) 所示，在硅薄膜 421 和 422 上通过栅极绝缘膜形成由 TaN 层构成的栅极 111 和 111'。然后，在作为电流薄膜晶体管的硅层 422 上形成抗蚀剂掩模 42，以栅极为掩模，按自对准方式进行磷 (P) 的离子注入，在硅层 421 上形成 n 型的源/漏区。接着，如图 14 (c) 所示，在第一硅层 421 和第一电极上形成抗蚀剂掩模 412，在硅层 422 上以栅极 111' 为掩模，按自对准方式进行硼 (B) 的离子注入，在硅层 422 上形成 p 型的源和漏区。这样，利用 n 沟道型杂质掺杂 411，形成开关薄膜晶体管 121。此时，电流薄膜晶体管 122 由抗蚀剂掩模 42 保护，不进行 n 沟道型杂质掺杂 411。接着，利用 p 沟道型杂质掺杂 412，形成开关薄膜晶体管 122。

此外，图中虽未示出，但在同一基板形成的情况下，也可以用与上述工艺相同的处理同时形成驱动开关薄膜晶体管 121 的驱动电路部分的移位寄存器、构成采样保持电路等的薄膜晶体管。

再有，也可以用与栅极 111 和 111' 相同的材料同时形成存储电容的第二电极 425，用其它材料形成也可以。

30 随后，如图 14 (d) 所示，在形成层间绝缘膜 43，形成接触孔后，形成由铝和 ITO 构成的电极层 426、427、428 和 429。

然后，在形成层间绝缘膜 44 进行平坦化后，形成接触孔，形成 100~2000 埃、最好为约 1600 埃的 ITO45，以便能够连接电流薄膜晶体管的

一个电极。接着，相对于各像素区域，分开形成 2.0 μm 以上的阻挡层（バンク層）46、47。接着，在由阻挡层 46、47 包围的区域中，利用喷墨方式等形成有机 EL 层 48。在形成有机 EL 层 48 后，在有机 EL 层 48 上用 6000~8000 埃构成的铝锂形成为反向电极 49。在有机 EL 层 48 和反向电极 49 之间还可以设有如图 5 所示的孔穴注入层。

利用上述工艺，能够形成高性能的薄膜晶体管驱动的有机 EL 显示元件。此外，与非晶硅相比，由于多晶硅的载流子的迁移率特别大，所以能够高速动作。

具体地说，在本实施例中，在形成 p 型电流薄膜晶体管 122 和 n 型开关薄膜晶体管 121 时，能够采用上述实施例同时形成构成驱动电路的移位寄存器、采样保持电路等的互补型薄膜晶体管的 p 型和 n 型的薄膜晶体管。按照该结构，可获得降低电流薄膜晶体管 122 随时间劣化的结构，并且在不增加制造过程的情况下就能够实现。

在如上所述的实施例 1 中，说明了电流薄膜晶体管为 n 沟道型的结构，在实施例 2 中说明了电流薄膜晶体管为 p 沟道型的结构，下面研讨 p 沟道型和 n 沟道型的薄膜晶体管的随时间劣化。

图 12 和图 13 是表示在同等的施加电压条件下，n 沟道型和 p 沟道型薄膜晶体管，特别是多晶硅薄膜晶体管的随时间劣化的图。图 12 的 511、512 表示施加电压前的 $V_d=4\text{V}$ 、 $V_d=8\text{V}$ 时 n 沟道型薄膜晶体管的传输特性。此外，521、522 表示 $V_g=0\text{V}$ 、 $V_d=15\text{V}$ 、1000 秒左右的施加电压后的 $V_d=4\text{V}$ 、 $V_d=8\text{V}$ 时 n 沟道型薄膜晶体管的传输特性。图 13 的 811、812 表示施加电压前的 $V_d=4\text{V}$ 、 $V_d=8\text{V}$ 时 p 沟道型薄膜晶体管的传输特性。此外，821、822 表示 $V_g=0\text{V}$ 、 $V_d=15\text{V}$ 、1000 秒左右的施加电压后的 $V_d=4\text{V}$ 、 $V_d=8\text{V}$ 时 p 沟道型薄膜晶体管的传输特性。显然，可以看出，p 沟道型薄膜晶体管的一方，虽然导通电流减小和关闭电流增加，但都较小。

考虑到图 12 和图 13 所示的 p 型和 n 型的薄膜晶体管的随时间劣化特性的不同，通过用 p 沟道型薄膜晶体管、特别是用 p 型多晶硅薄膜晶体管构成开关薄膜晶体管和电流薄膜晶体管中的至少一个，就能够抑制随时间劣化。再有，不仅电流薄膜晶体管，而且还通过用 p 型薄膜晶体管构成开关薄膜晶体管，也能够维持显示元件的特性。

此外，虽然上述实施例用有机 EL 显示元件作为发光元件进行了说

明，但不用说，它并不限于有机 EL 显示元件，也适用于无机 EL 元件或其它电流驱动型发光元件。

（工业上的利用领域）

本发明的显示装置可作为备有有机 EL 显示元件、无机 EL 元件等 5 的各种电流驱动型发光元件和驱动这些元件的薄膜晶体管等开关元件的显示装置使用。

说 明 书 附 图

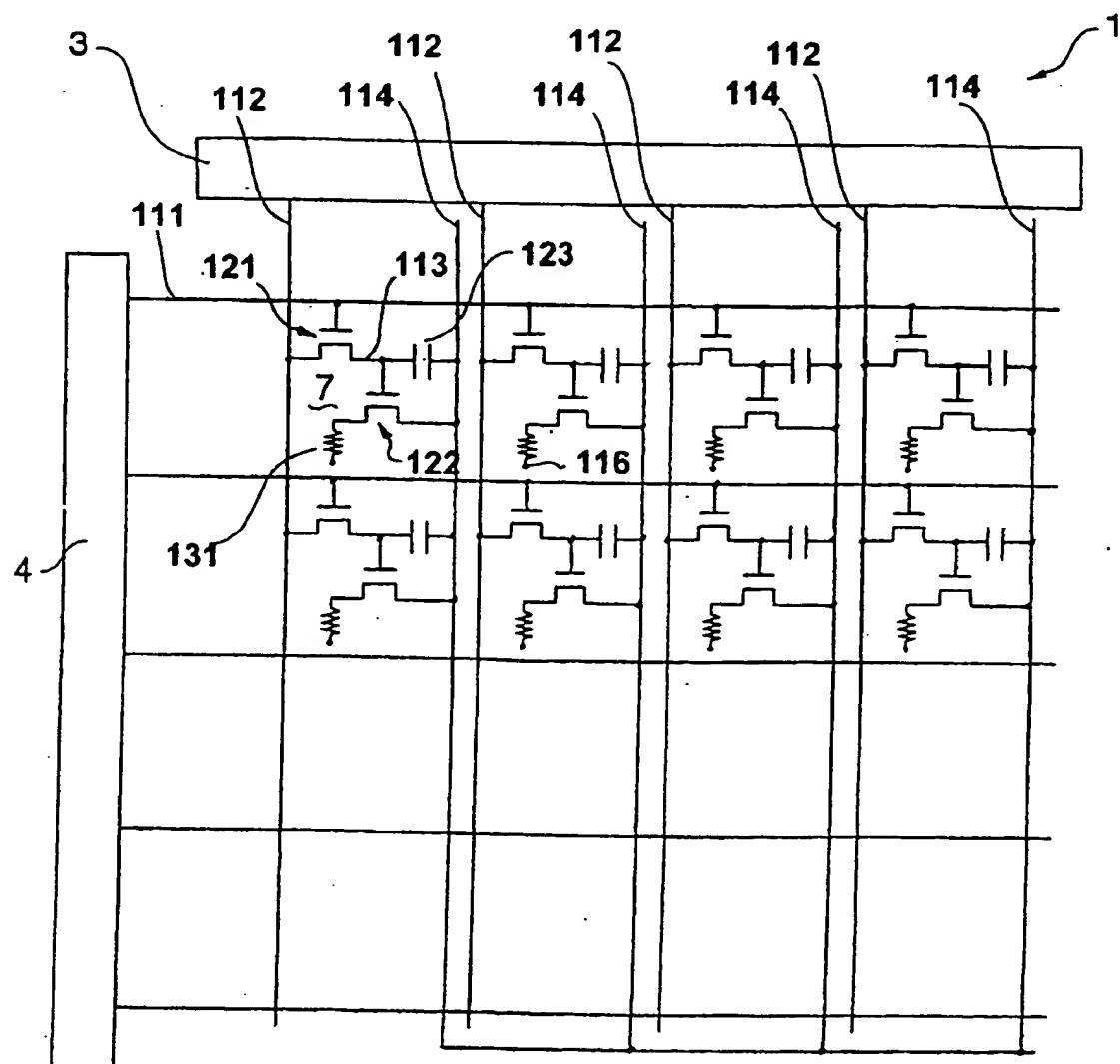


图 1

90·10·10

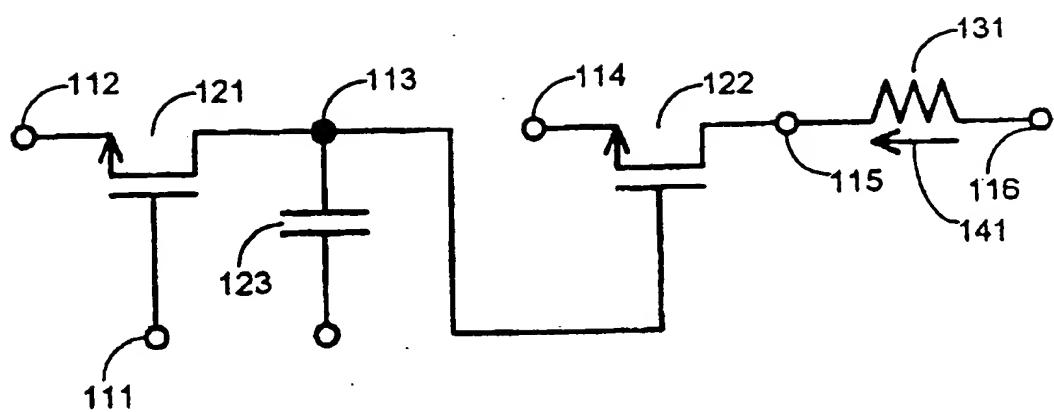


图 2

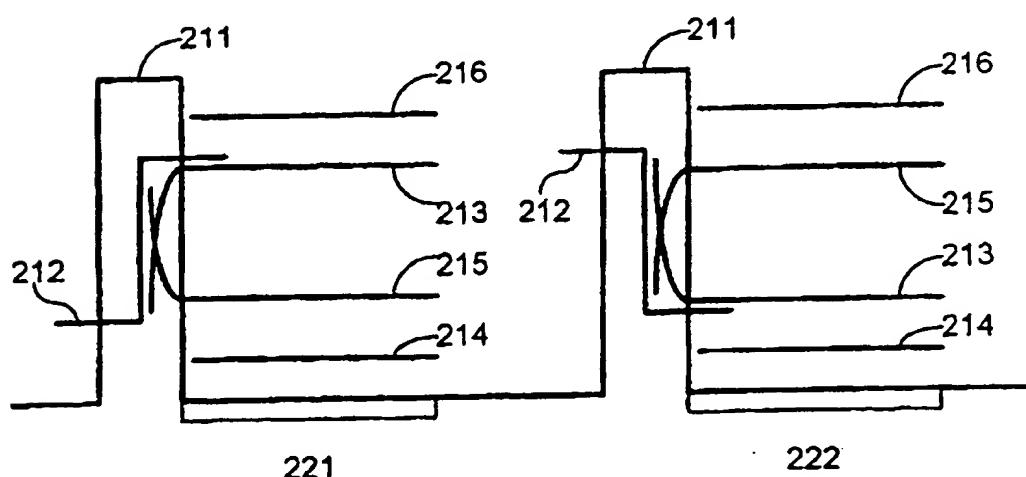


图 3

n沟道型薄膜晶体管的
电流电压特性

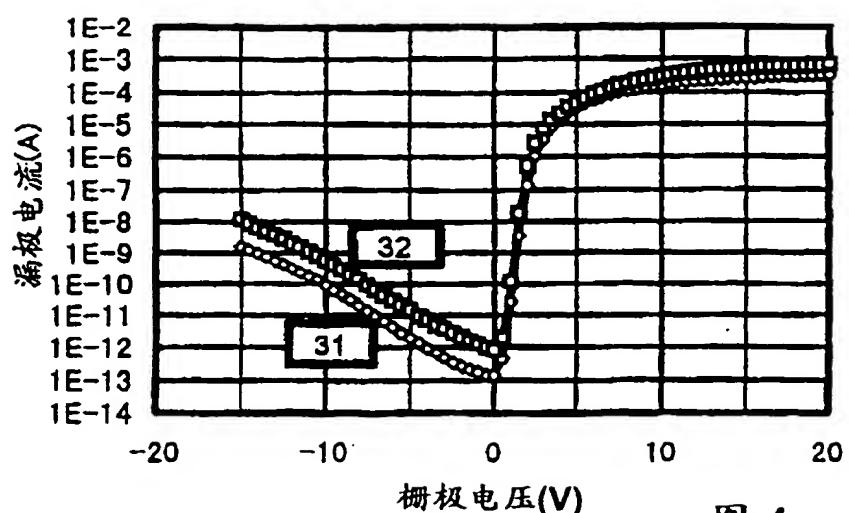


图 4

正向偏置有机EL元件
的电流电压特性

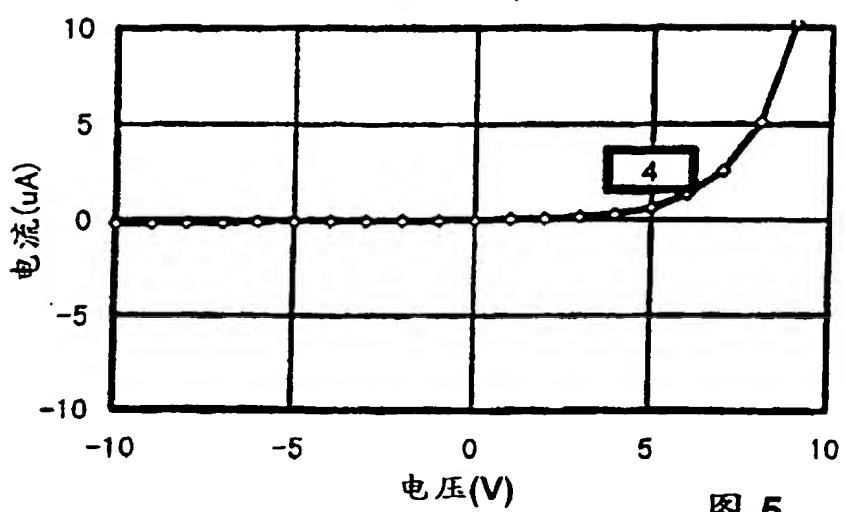
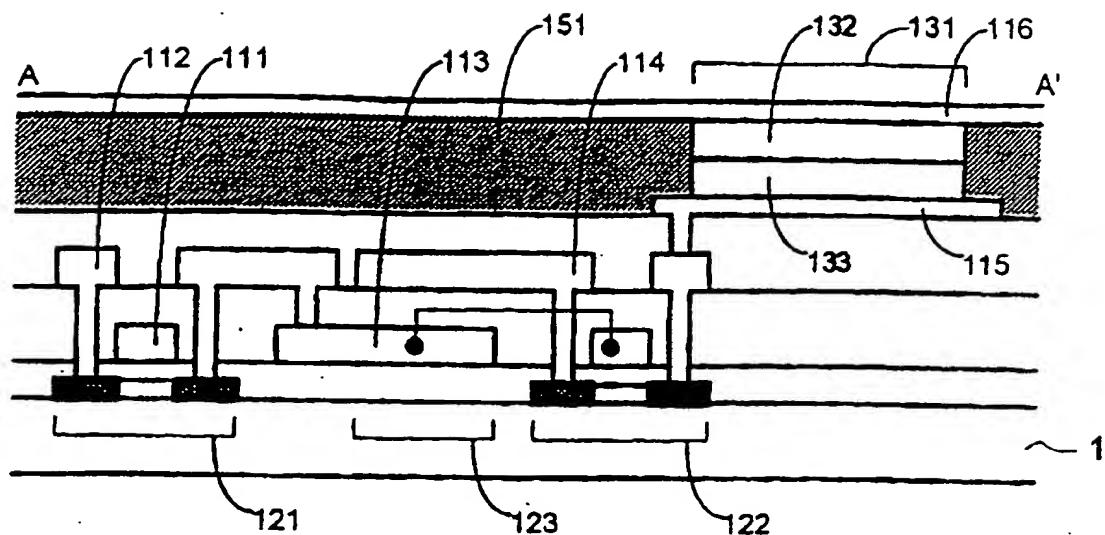


图 5

(a)



(b)

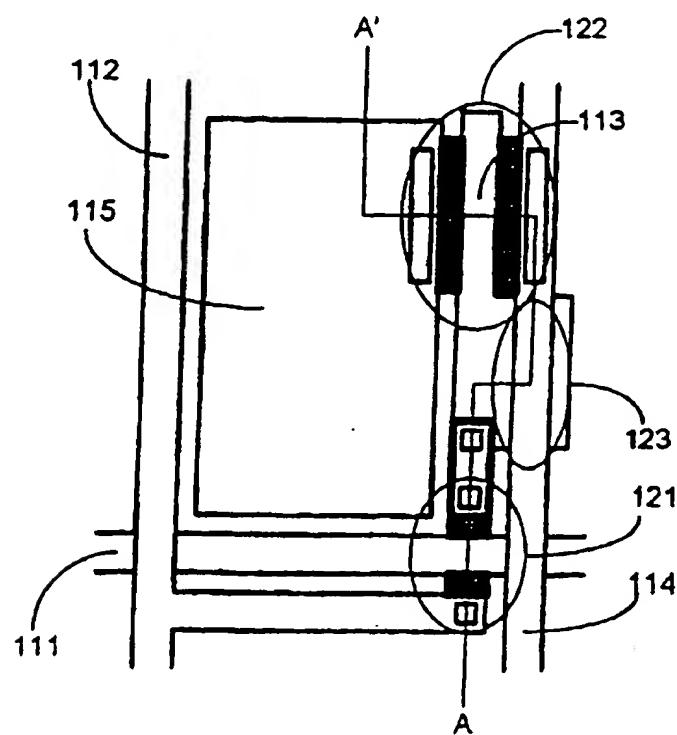


图 6

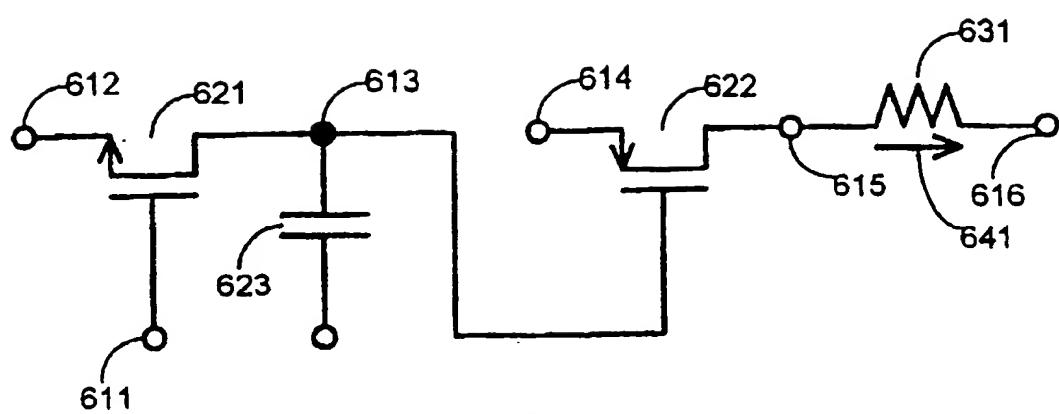


图 7

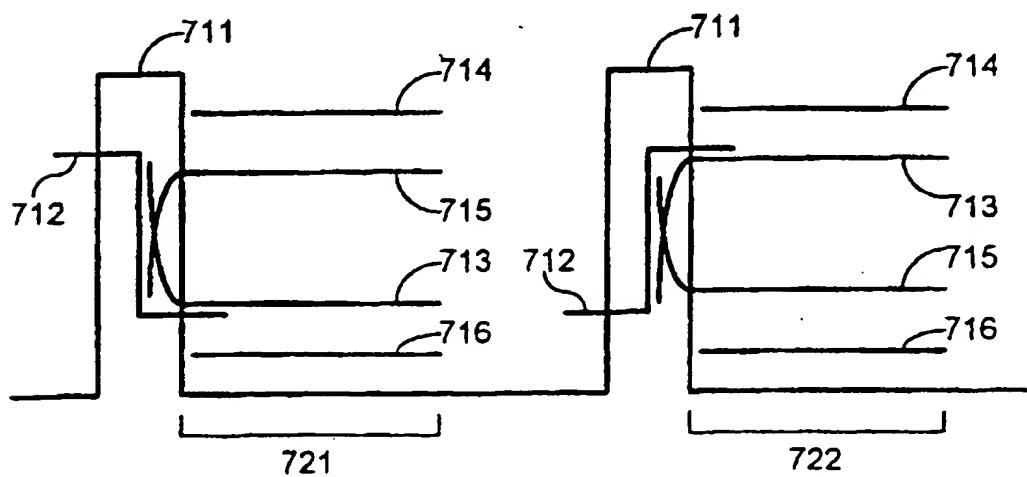


图8

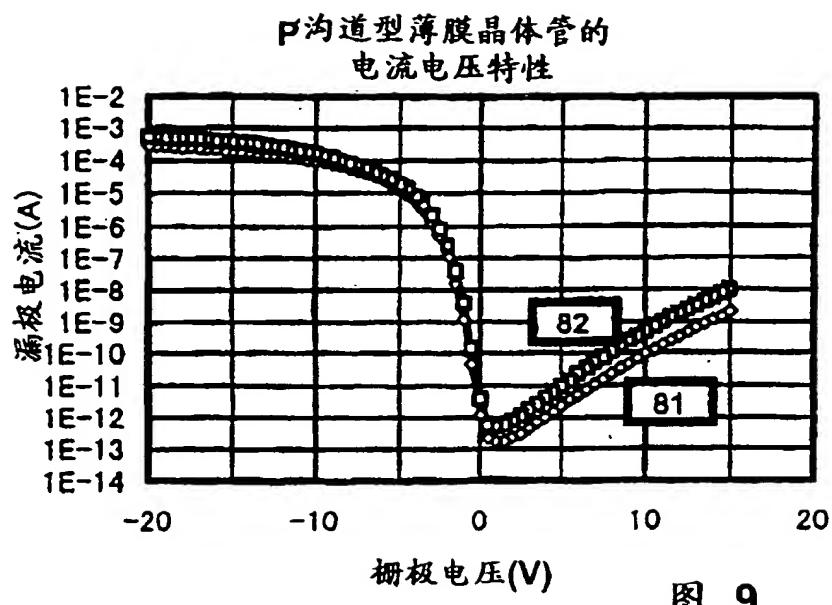


图 9

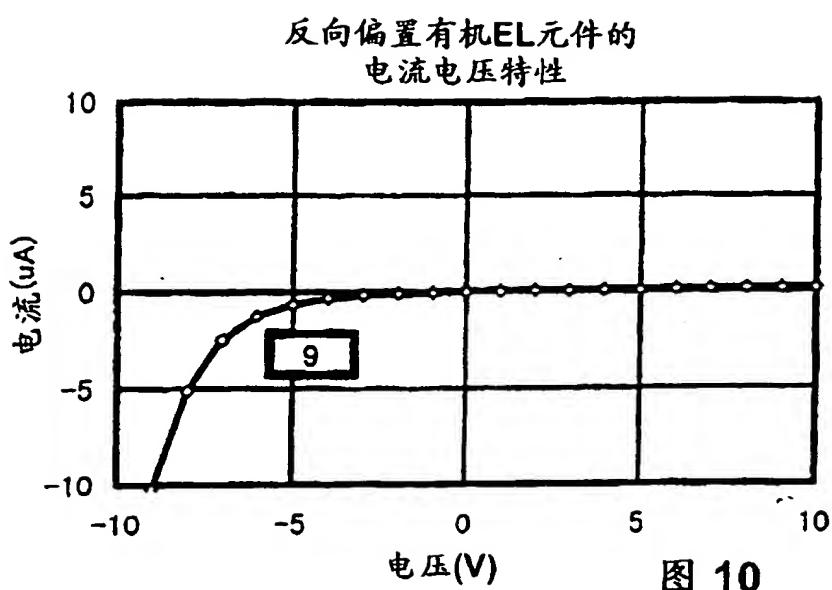
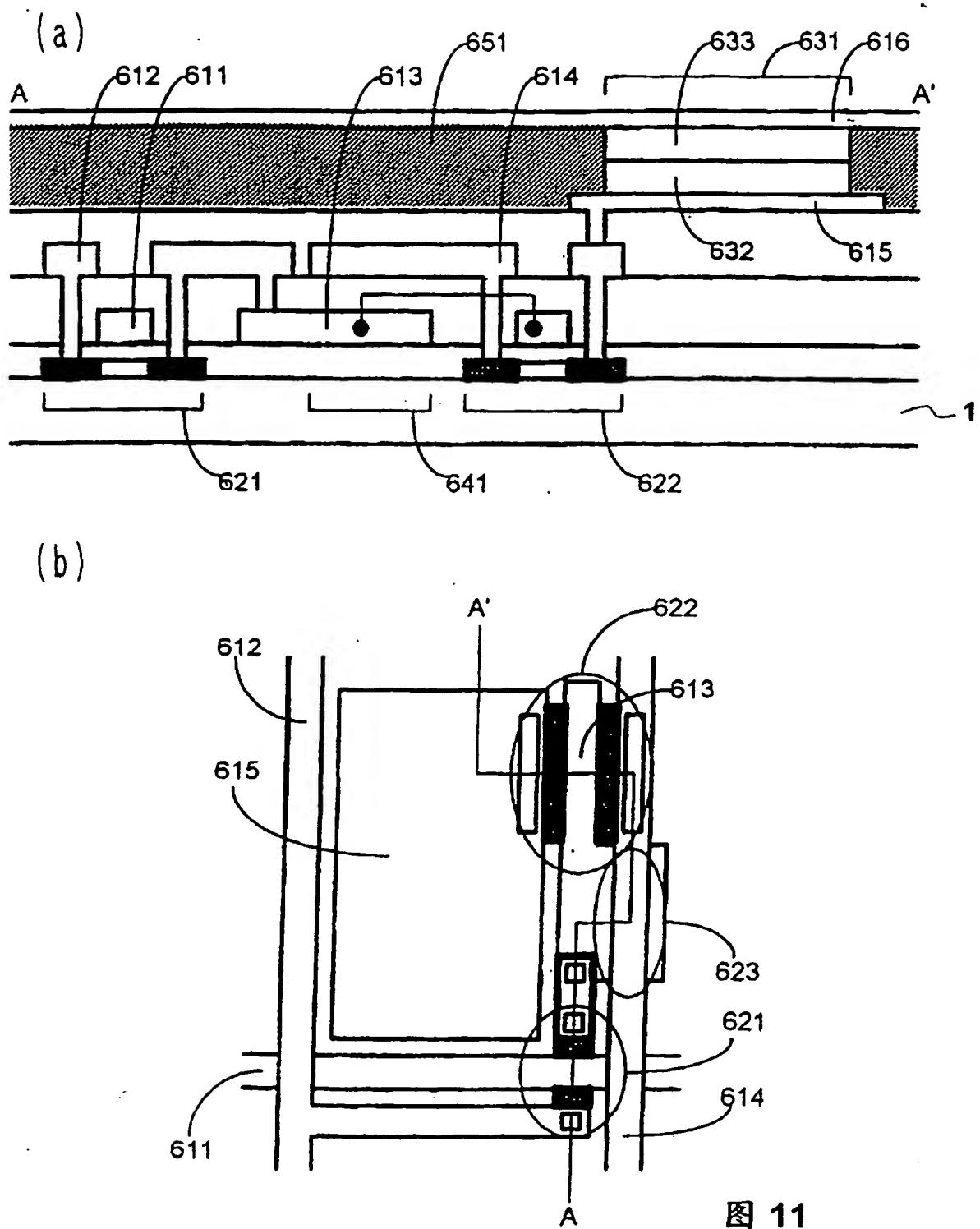


图 10



N沟道型薄膜晶体管的随时间劣化

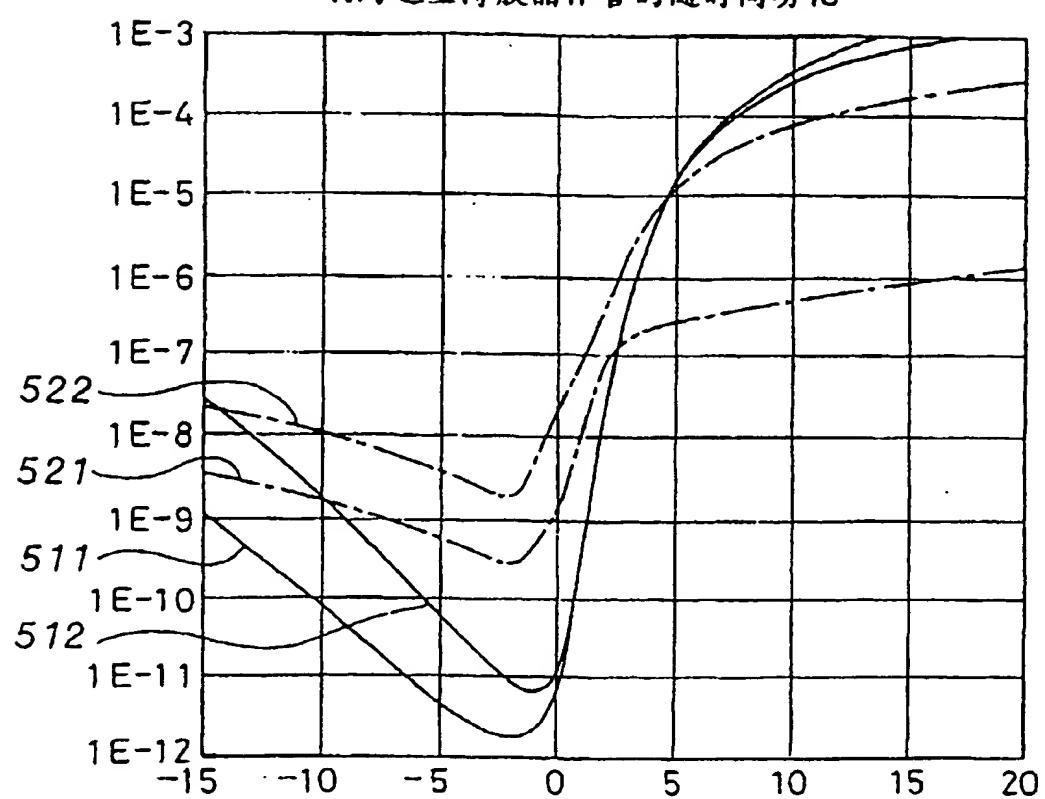


图 12

P沟道型薄膜晶体管的随时间劣化

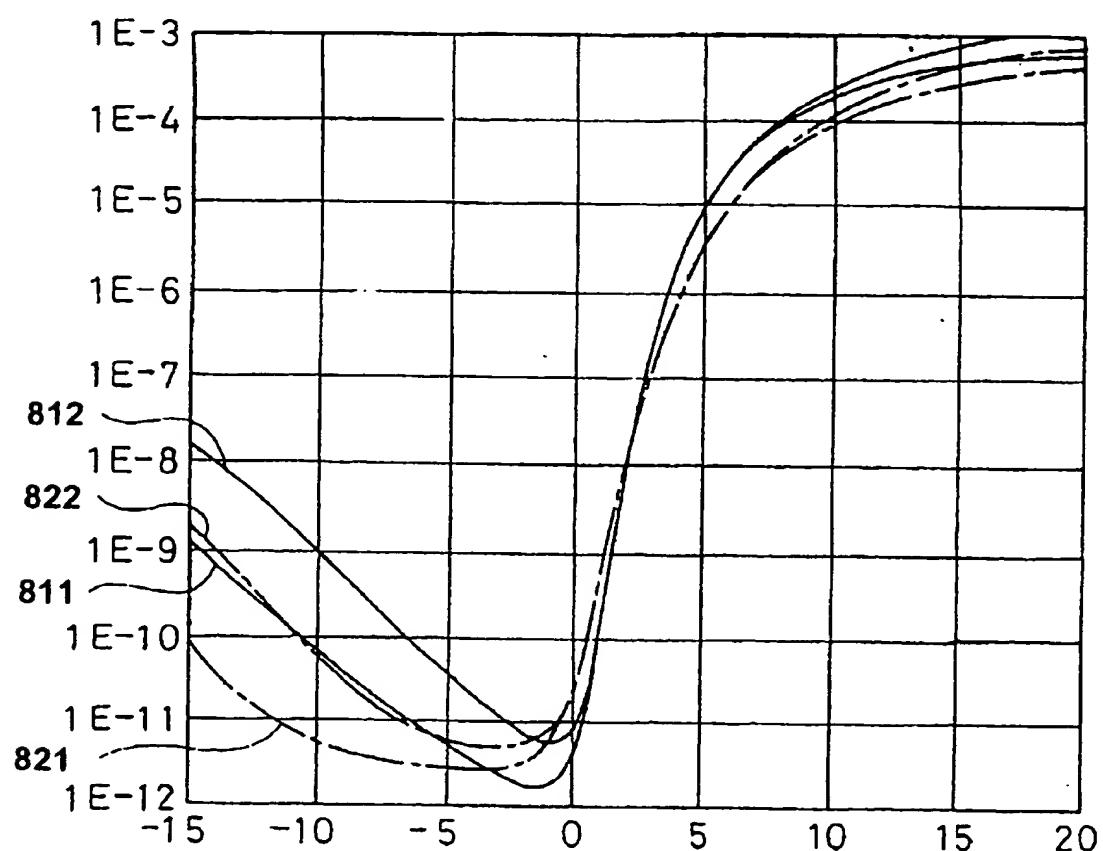


图13

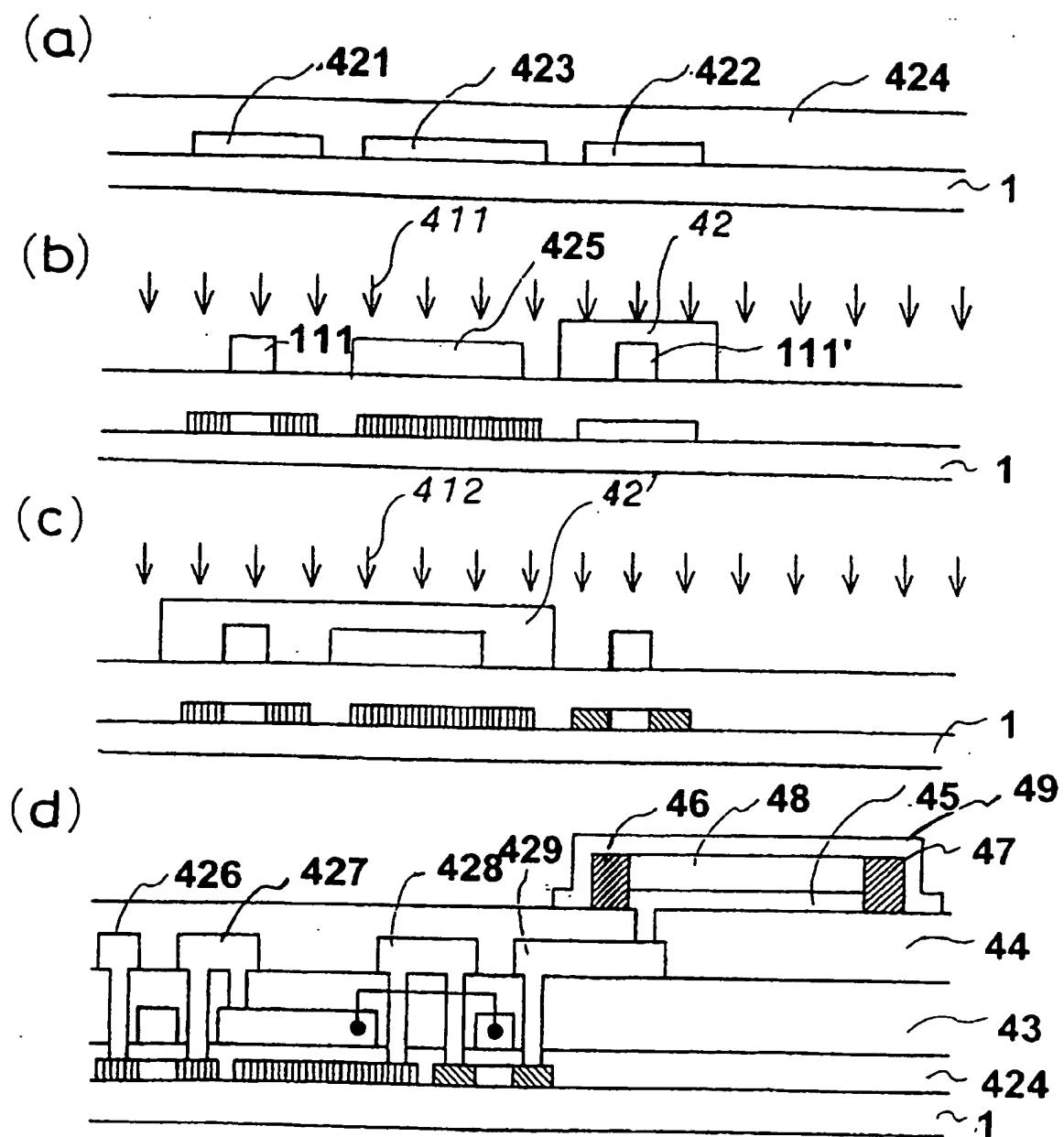


图 14